

# PCB 设计工艺规范

## 1. 概述与范围

本规范规定了印制板设计应遵循的基本工艺规范，适合于公司的印制电路板设计。

## 2. 性能等级(Class)

在有关的 IPC 标准中建立了三个通用的产品等级(class)，以反映 PCB 在复杂程度、功能性能和测试/检验方面的要求。设计要求决定等级。在设计时应根据产品等级要求进行设计和选择材料。

第一等级 通用电子产品包括消费产品、某些计算机和计算机外围设备、以及适合于那些可靠性要求不高，外观不重要的电子产品。


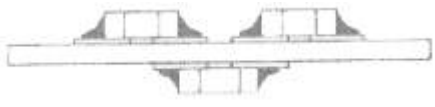
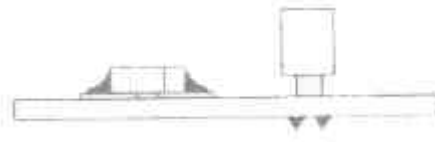
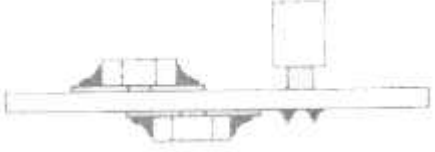

第二等级 专用服务电子产品包括那些要求高性能和长寿命的通信设备、复杂的商业机器、仪器和军用设备，并且对这些设备希望不间断服务，但允许偶尔的故障。

第三等级 高可靠性电子产品包括那些关键的商业与军事产品设备。设备要求高可靠性，因故障停机是不允许的。

### 2.1 组装形式

PCB 的工艺设计首先应该确定的就是组装形式，即 SMD 与 THC 在 PCB 正反两面上的布局，不同的组装形式对应不同的工艺流程。设计者设计印制板应考虑是否能最大限度的减少流程问题，这样不但可以降低生产成本，而且能提高产品质量。因此，必须慎重考虑。针对公司实际情况，应该优选表 1 所列形式之一。

表 1 PCB 组装形式

组装形式	示意图	PCB 设计特征
I、单面全 SMD		单面装有 SMD
II、双面全 SMD		双面装有 SMD
III、单面混装		单面既有 SMD 又有 THC
IV、A 面混装 B 面仅贴简单 SMD		一面混装，另一面仅装简单 SMD
V、A 面插件 B 面仅贴简单 SMD		一面装 THC，另一面仅装简单 SMD

### 3. PCB 材料

3. 1 PCB 基材：PCB 基材的选用主要根据其性能要求选用，推荐选用 FR-4 环氧树脂玻璃纤维基板。选择时应考虑材料的玻璃转化温度、热膨胀系数（CTE）、热传导性、介电常数、表面电阻率、吸湿性等因素。

3. 2 印制板厚度范围为0.5mm~6.4mm，常用0.5mm, 0.8mm, 1mm, 1.6mm, 2.4mm, 3.2mm几种。

3. 3 铜箔厚度：厚度种类有18u, 35u, 50u, 70u。通常用18u、35u。

3. 4 最大面积： $X*Y=460\text{mm}\times 350\text{mm}$  最小面积： $X*Y=50\text{mm}\times 50\text{mm}$

3. 5 在印刷板的上下两表面印刷上所需要的标志图案和文字代号等，例如元件标号和标称值、元件外廓形状和厂家标志、生产日期等等。丝印字符要有1.5~2.0mm的高度。字符不得被元件挡住或侵入了焊盘区域。丝印字符笔划的宽度一般设置为10Mil。

3. 6 常用印制板设计数据：普通电路板：板厚为1.6mm，对四层板，内层板厚用0.71mm，内层铜箔厚度为35u。对六层板，内层厚度用0.36mm，内层铜箔厚度用35u。外层铜箔厚度选用18u，特殊的板子可用35u, 70u（如电源板）。后板：板厚用3.2mm，铜箔厚度用18u或35u。对于四层板，内层板厚用2.4mm，内层铜箔用35u。

3. 7 PCB允许变形弯曲量应小于0.5%，即在长为100mm的PCB范围内最大变形量不超过0.5mm。

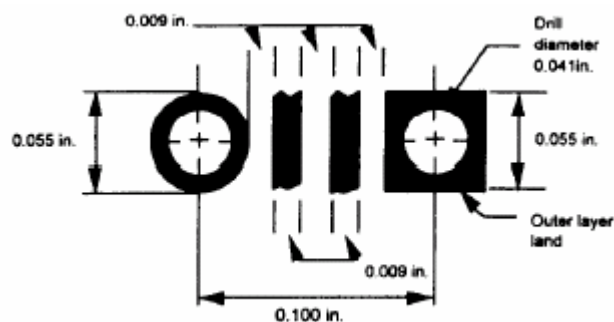
3. 8设计中钻孔孔径种类不要用的太多。应适当选用几种规格孔径。

### 4. 布线密度设计

4. 1在组装密度许可的情况下，尽量选用低密度布线设计，以提高可制造性。推荐采用以下三种密度布线：

4. 11一级密度布线，适用于组装密度低的印制板。特征：

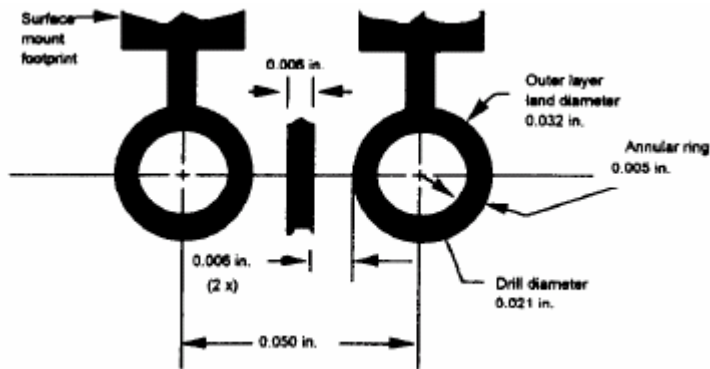
组装通孔和测试焊盘设立在2.54mm的网络上，最小布线宽度和线间隔为0.25mm，通孔之间可有两条布线。



4. 12二级密度布线，适用于表面贴装器件多的印制板。特征：

组装通孔和测试焊盘设立在1.27mm的网络上。最小布线宽度和线间隔为0.2mm。

在表面贴装器件引线焊盘1.27mm的中心距之间可有一条0.2mm的布线。



4. 13三级密度布线，适用于表面贴装器件多，高密度的印制板。特征：

组装通孔和测试焊盘设立在1.27mm的网络上。

在表面贴装器件引线焊盘1.27mm的中心距之间可有一条0.2mm的布线。2.54mm中心距插装通孔之间可有三条0.15mm的布线。

最小布线宽度、焊盘与焊盘，焊盘与线，线与线的最小间隔大于等于0.15mm。

导通过孔最小孔径为0.2mm，可不放在网格上。测试通孔直径最小为0.3mm，焊盘直径0.8mm，必须放在网格上。

4. 2 线路，焊盘在布线区内，布线区不允许紧靠板边缘，须留出至少1mm的距离。

4. 3在印制板设计时，应注意板厚、孔径比应小于6。

## 5. 焊盘与线路设计

### 5. 1 焊盘：

5. 11 焊盘选择和修正：EDA软件在封装库中给出了一系列不同大小和形状的焊盘。选择元件的焊盘类型要综合考虑该元件的形状、大小、布置形式、振动和受热情况、受力方向等因素。一般情况下，可选择库中的优选焊盘。对有特殊要求的情况，应做适当修正。

5. 12 对使用波峰焊接和再流焊接的表面贴装元器件的焊盘应采用不同的焊盘标准。

5. 13 对发热且受力较大、电流较大的焊盘，可设计成“泪滴状”。

5. 14 对插件元器件，各元件通孔的大小要按元件引脚粗细分别编辑确定，原则是孔的尺寸比引脚直径大0.2-0.4毫米。

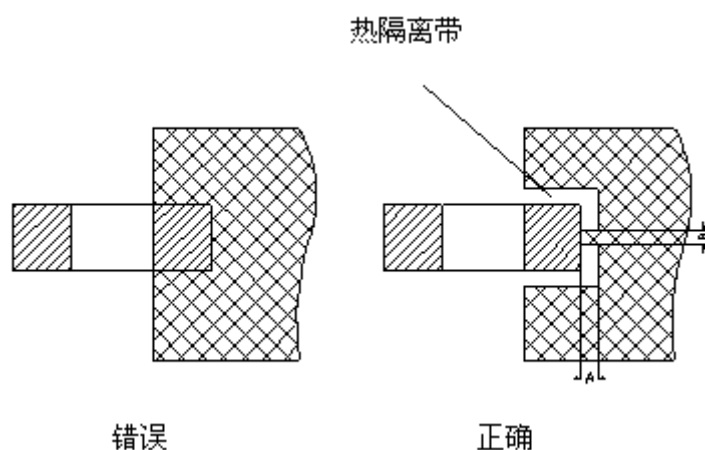
5. 15 在大面积的接地（电）中，如果元器件的腿与其连接，做成十字花焊盘，俗称热焊盘（Thermal），这样，可使在焊接时因截面过分散热而产生虚焊点的可能性大大减少。多层板的过孔在内层接电（地）处的处理相同。

### 5. 2 印制导线与焊盘

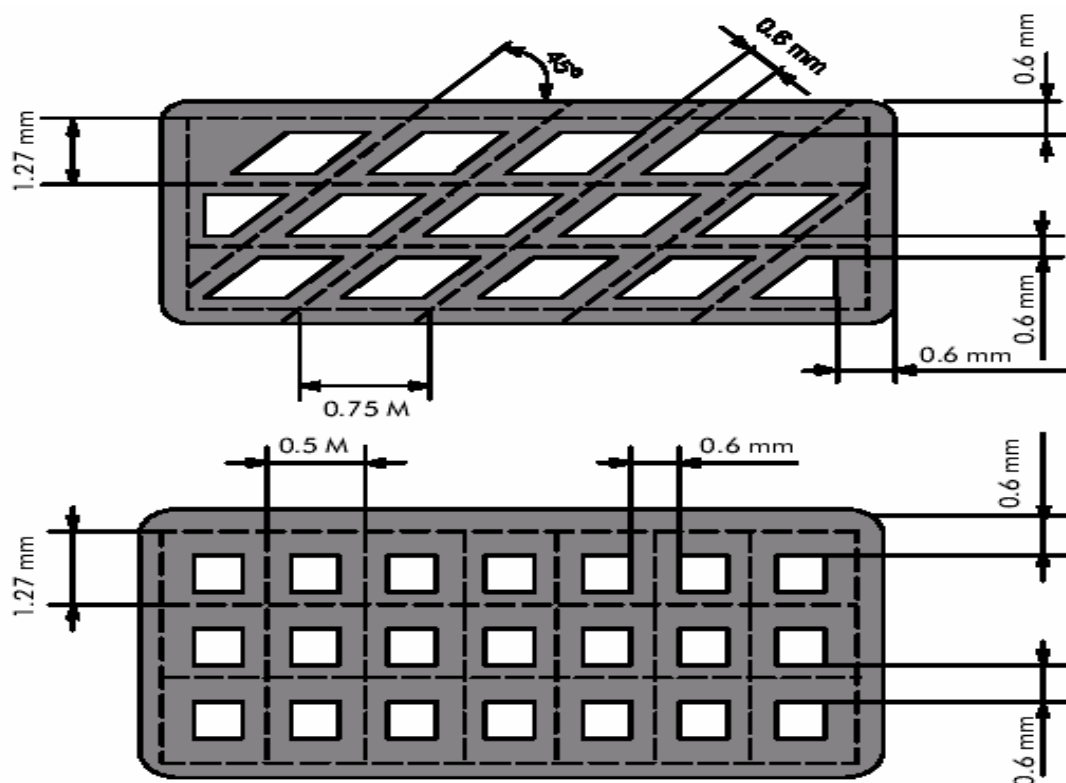
5. 21 减小印制导线连通焊盘处的宽度，除非受电荷容量、印制板加工极限等因素的限制，最大宽度应为 0.4mm，或焊盘宽度的一半（以较小焊盘为准）。

5. 22 应避免呈一定角度与焊盘相连。只要可能，印制导线应从焊盘的长边的中心处与之相连。

5. 23 焊盘与较大面积的导电区，如地、电源等平面相连时，应通过一长度较短细的导电路径进行热隔离。



5. 24 当布线层有大面积铜箔时，应设计成网格状。



5. 3 焊盘与阻焊膜

5. 31 印制板上相应于各焊盘的阻焊膜的开口尺寸，其宽度和长度分别应比焊

盘尺寸大 0.10~0.25mm，防止阻焊剂污染焊盘，如果阻焊膜的分辨率达不到应用于细间距焊盘的要求时，则细间距焊盘图形范围内不应有阻焊膜。

5. 32 建议阻焊窗口与实际焊盘要有 3mil 间隔

5. 33 阻焊膜的厚度不得大于焊盘的厚度。

5. 34 如果两个焊盘之间间距很小，因为绝缘需要中间必须有阻焊绿油。绿油桥应大于 7Mil 间距。

5. 4 导通孔布局

5. 41 避免在表面安装焊盘上设置导通孔，距焊盘边缘 0.5mm 以内也要尽量避免设置导通孔，如无法避免，则必须用阻焊剂将焊料流失通道阻断，或将孔堵塞、掩盖起来。

## 6. 布局

6. 1 印制板元件面应该有印制板的编号和版本号。

6. 2 元件布置的有效范围：PCB 板 X, Y 方向均要留出传送边，每边 $\geq 4\text{mm}$ 。此区域里不得有孔、焊盘和走线。遇有高密度板无法留出传送边的，可设计工艺边，以 V 形槽或长槽孔与原板相连，焊接后去除。

6. 3 光学基准点的使用

6. 3. 1 光学基准点标记为装配工艺中的基准点。允许装配使用的每个设备精确地定位电路图案。有两种类型的基准点标记，它们是：全局基准点(Global Fiducials)，局部基准点(Local Fiducials)

6. 3. 2 全局基准点(Global Fiducials)标记用于在单块板上定位所有电路特征的位置。当一个图形电路以拼板(panel)的形式处理时，全局基准点叫做拼板基准点。(见图 6.1 图 6.2)

6. 3. 3 局部基准点(Local Fiducials)用于定位单个元件的基准点标记。(见图 6.1)

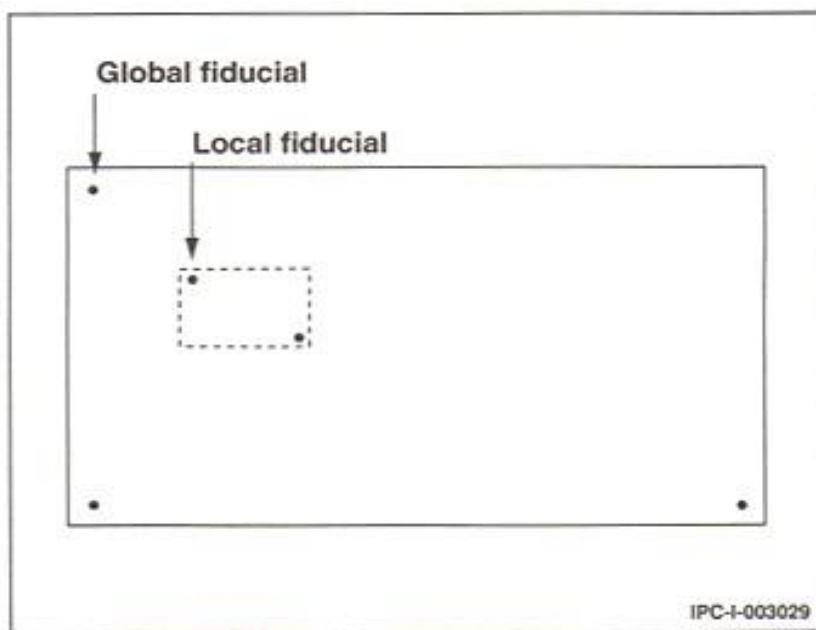


图 4-1 局部/全局基准点

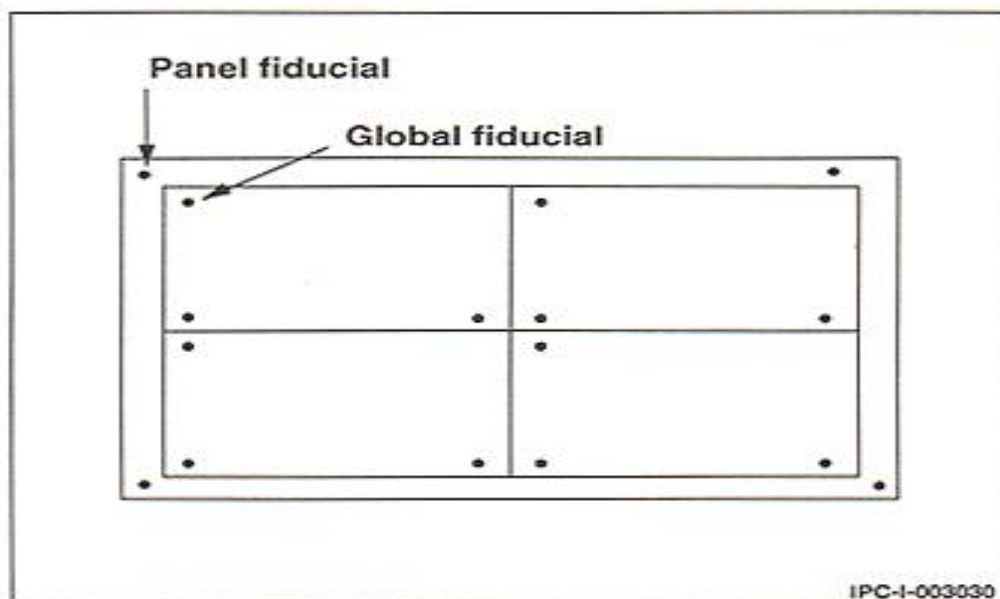


图 6-2 拼板/全局基准点

6. 4. 4 要求每一块印制板至少设两个全局基准点，一般要求设三个点。这些点在电路板或拼板上应该位于对角线的相对位置，并尽可能地距离分开。
6. 4. 5 对于引脚间距小于 0. 65mm(25mil) 的器件，要求对角设两个局部基准点。如果空间有限，可设一个位于器件外形图案中点的基准点作为中心参考点。

6. 4. 6 常用的基准点符号形状有四种：■ ● ▲ +，推荐使用 ●（实心圆）。
6. 4. 7 圆形基准点直径是推荐使用 1.25mm（50mil）。在同一块板上应保持所有的基准点为同一尺寸。
6. 4. 8 基准点可以是由防氧化涂层保护的裸铜或镀焊锡涂层（热风整平）。在 PCB Layout 时应标出。同时应考虑材料颜色与环境的反差，通常留出比标识符大 1.5mm 的无阻焊区（clearance）。（见图 4-3）

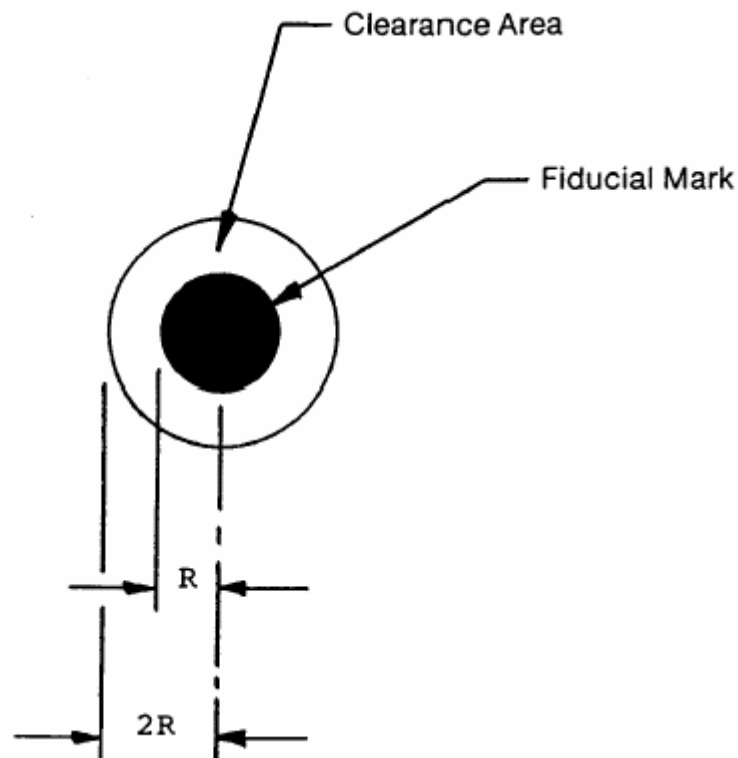
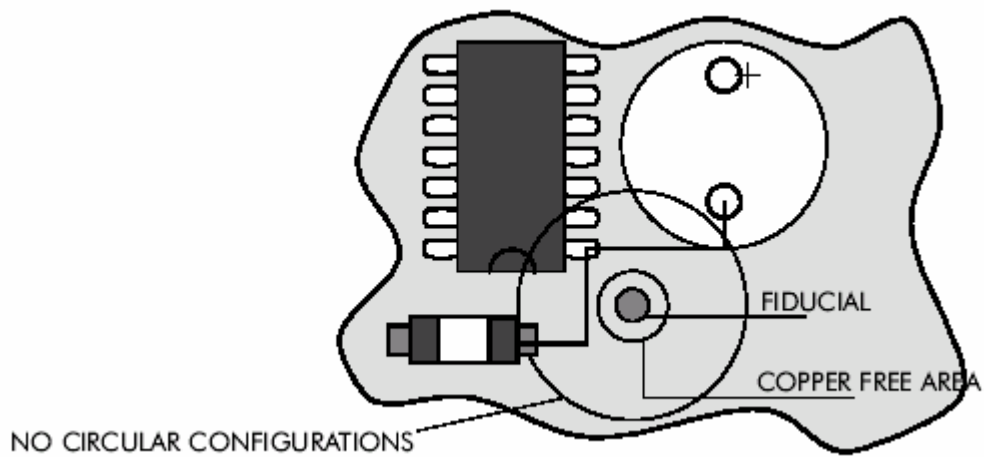
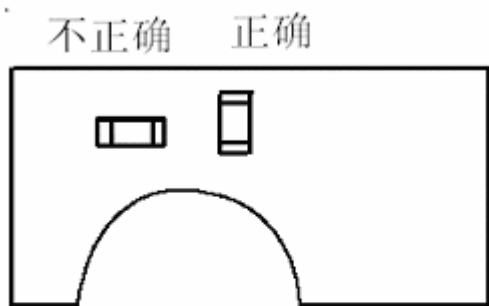


图 6-3 基准点空旷度要求

6. 4. 9 边缘距离：基准点要距离印制板边缘至少 5.0mm[0.200"]，并满足最小的基准点空旷度要求。



6. 5 印制板设计前应根据组装密度、元器件情况考虑采用何种工艺流程进行焊接（如双面再流焊、双面混装焊等）。根据工艺流程来决定主要元器件的位置。
6. 6 板上元件需均匀排放，避免轻重不均。布局时应考虑热平衡，避免热容量大的元器件集中在某个区域。



片状元件在印制板豁口附近的配置方向

6. 7 元器件在 PCB 上的排向，原则上应随元器件的类型改变而变化，即同类元器件尽可能按相同的方向排列，以便元器件的贴装、焊接和检测。所有的有极性的表面贴装元件在可能的时候都要以相同的方向放置。（见图 4-4）



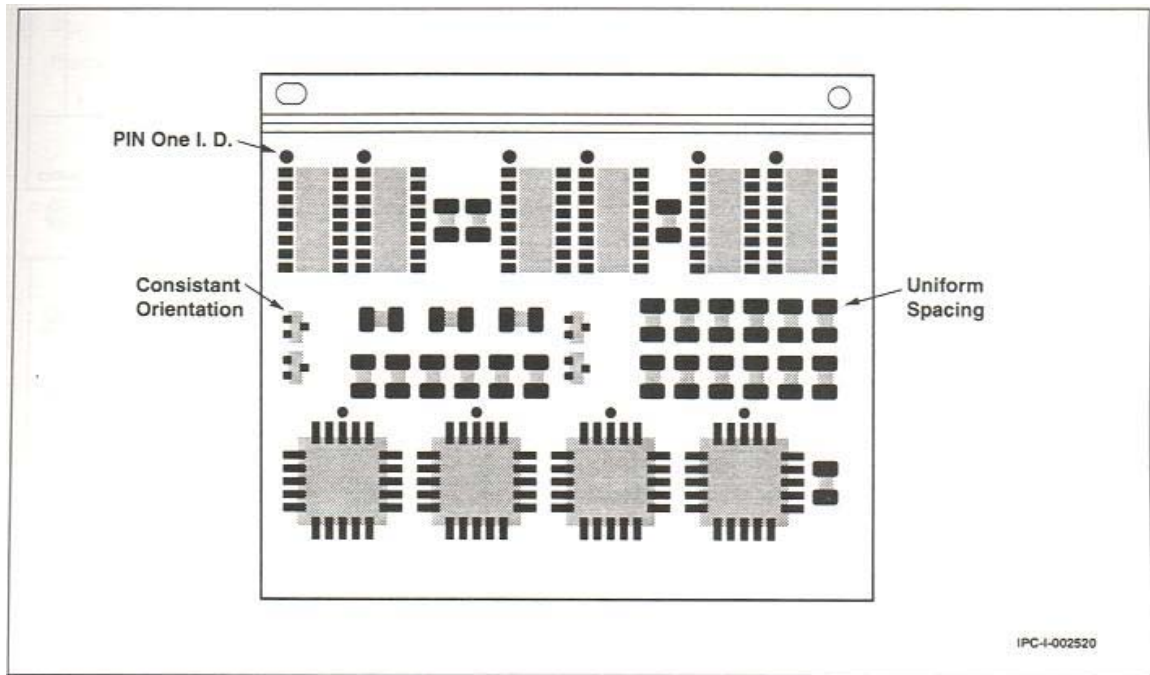


图 6—4 表面贴装元件的排列

#### 6. 8 元件间隔

在 PCB 布局时要考虑到器件间距不得太小，以考虑维修时元器件方便拆卸。

6. 9 在高密度组装板中，为了焊后检验（人工或自动），元器件应留出视觉空间。特别是在 QFP、PLCC 器件周围不要有较高的器件。（如图 4—5）

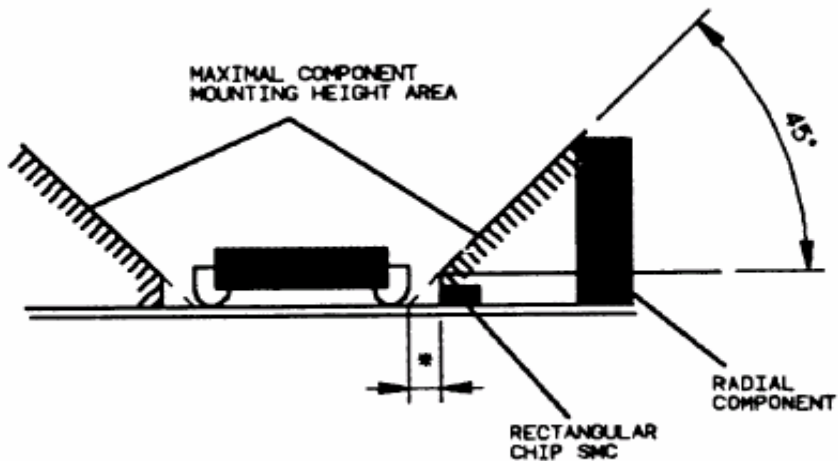


图 6—5 视线考虑

#### 6. 10 采用波峰焊接时的元器件布局

6. 10. 1 适合于插装元器件、片式阻容元件、SOT、引线中心距大于或等于 1mm 的 SOP 的焊接，不能用于 QFP、PLCC、BGA、引线中心距小于 1mm 的 SOP 的焊接。

6. 10. 1 当采用波峰焊时，尽量保证元器件的两端焊点同时接触焊料波峰。片状元件，尽量保证元件的长轴要垂直于板沿着波峰焊接机传送的方向且相互平行。S0IC 必须保证长轴平行于传送方向；QFP、PLCC 应斜 45° 布放。

6. 10. 2 当尺寸相差较大的片状元器件相邻排列，且间距很小时，较小的元器件在波峰时应排列在前面，先进入焊料波，否则尺寸较大的元器件遮蔽其后尺寸较小的元器件，造成漏焊。这种遮蔽效应对于大小相等，交错排列的元器件也是适用的。

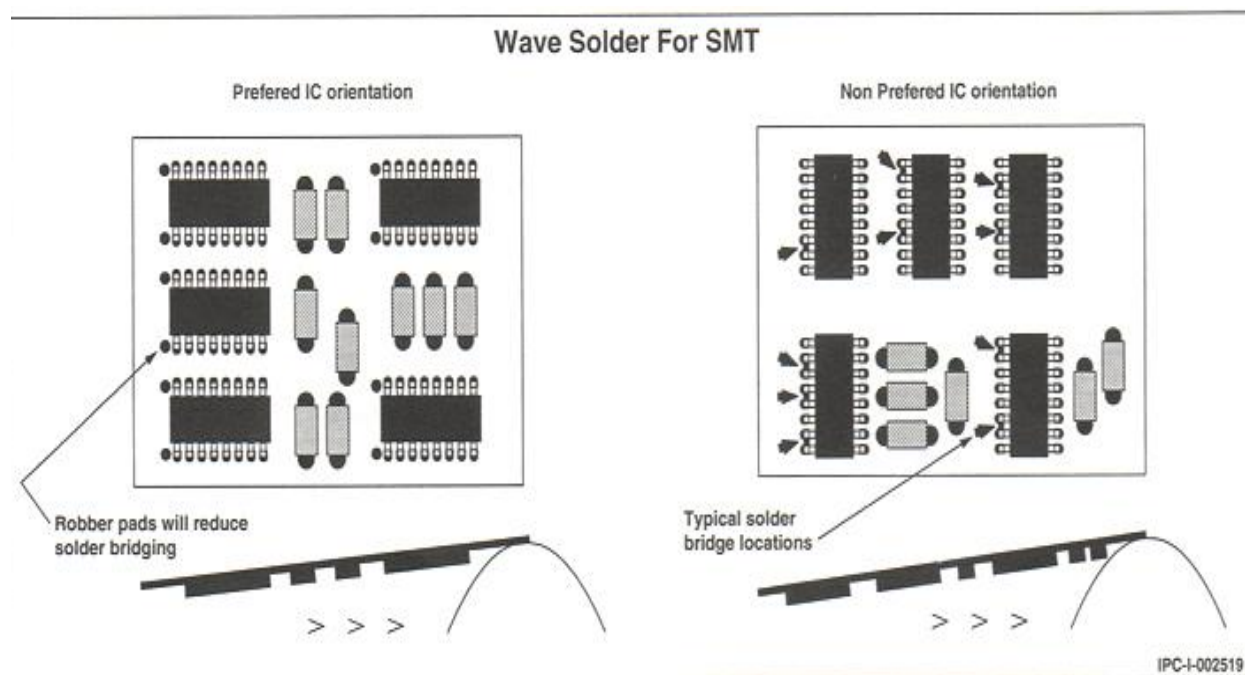


图 6—6 波峰焊接应用中的元件方向

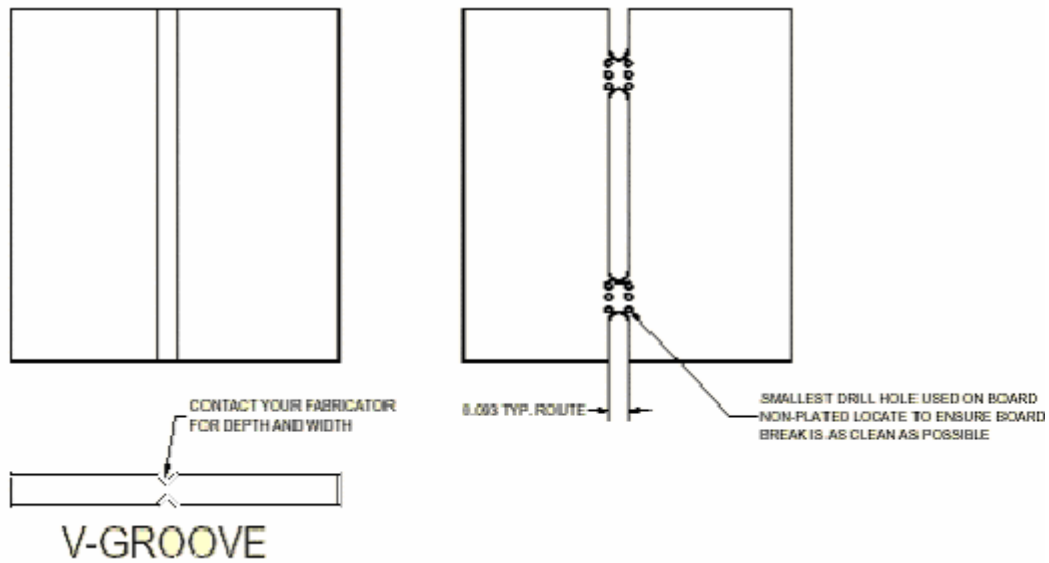
## 7. 拼板设计

7. 1对于面积较小的PCB板，为了充分利用基板，提高生产效率方便加工，可以将多块同种小型印制板拼成一张较大的板面。同种产品的几种小块印制板也可拼在一起。这时要注意各小印制板的参数和层数应相同。

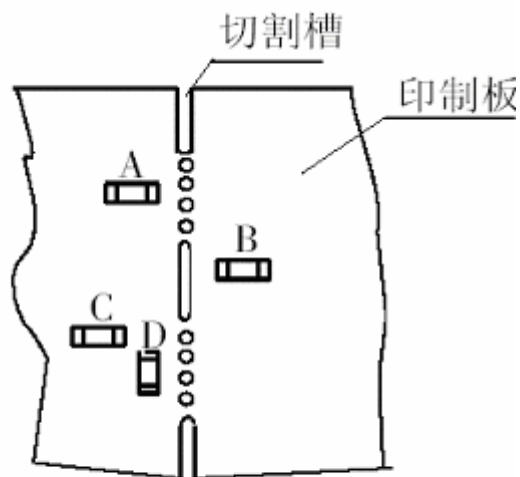
7. 2拼板的尺寸范围控制在350mmX300mm以内，外形应为长方形。

7. 3对于异形板（外形非矩形）为了便于加工和节省成本，应合理地拼合图形，尽量减少板面积。

7. 3拼板的连接和分离方式，主要采用邮票孔或者双面对刻的V型槽。



7. 3 拼板设计时，应考虑分离技术，防止分离时对元器件造成损坏。



元件在切割槽侧的配置方向应力对元件影响程度： $A > C \gg B \approx D$

## 8. 测试工艺要求

### 8. 1 定位要求

8. 11 对于测试前需要精确定位的印制板，应在角落设置三个机械定位孔。定位孔直径尺寸推荐为 3.2mm、正公差 0.1mm。

8. 12 机械定位孔要求非孔化。

8. 13 定位孔周围应留出的空间：采用密封技术 ICT 的测试夹具 125mil；采用针床技术 ICT 的测试夹具 375mil。

真空测试夹具要求 PCB 的周边离边界距离至少留出 125mil 的空间，以确保好的真空密封性。

8. 2 选择测试点

8. 21 测试点均匀分布于整个 PBA 板

8. 22 测试点的分配最好都在同一面（焊接面）上，以便简化测试夹具的制作。

8. 23 保证测试焊盘远离板子边缘至少 75mil，与测试定位孔间距应不小于 200mil，。测试焊盘尺寸最小 0.040“，远离邻近焊盘或元件体至少 45mil。

8. 24 布线时每条网络线要加上测试点（测试点离器件尽量远，两个测试点间的距离不要太近）。

8. 25 器件的引出管脚，测试焊盘，连接器的引出脚及过孔都可用作测试点，但过孔是不良的测试点。SMD 器件最好选用测试焊盘作为测试点。

8. 25 测试焊盘的中心间距应有 100mil，密度最大为 30 个/inch<sup>2</sup>。

## 9. 文件要求：

9. 1 制作印制板需提供的文件：

9. 11 GERBER 文件（RS-274-X 格式），钻孔文件（可同时由 EDA 输出），钻孔文件要区分金属化孔、非金属化孔（特别是装配孔要说明为非金属化孔），异形孔的位置。

9. 12 外形尺寸与公差图（包括定位孔尺寸及位置要求）。

9. 13 说明文件应表明加工工艺要求，如基板厚度、层数、铜箔厚度，是否拼板。对丝印油墨材料颜色及阻焊膜材料厚度有特殊要求也要说明。

9. 2 PBA 组装前需要的文件：PCB 的 CAD 文件、BOM 表、电原理图、组装焊接要求等。

## 附录：

### 常用术语

- 元件面 (Component Side)：印制板装配大多数器件的一面。
- 焊接面 (Solder Side)：元件面相反的一面。
- SMD (Surface Mounted Devices) 表面组装元器件或表面贴片元器件。指焊接端子或引线制作在同一平面内，并适合于表面组装的电子元器件。
- THC (Through Hole Components) 通孔插装元器件。指适合于插装的电子元器件。
- 装配孔：用于装配器件，或固定印制板的孔。
- 导通孔 (Via Hole)：用于导线转接的金属化孔。也叫中继孔、过孔。
- 金属化孔 (Plated through Hole) 是经过金属化处理的孔，能导电。
- 非金属化孔是 (Non-plated through Hole) 没有金属化处理，通常为装配孔。

- 异形孔是形状不为原形，如为椭圆形，正方形的孔。
- PCB(Print Circuit Board):即是印制板。
- PBA(Printed Board assembly):指装配完元器件后的电路板。
- 波峰焊(Wave Solder):将熔化的软钎焊料，经过机械泵或电磁泵喷流成设计要求的焊料波峰，使预先装有电子元器件的PCB通过焊料波峰，实现元器件焊端或引脚与PCB焊盘之间机械和电气连接的一种软钎焊工艺。
- 回流焊(Reflow Soldering):通过熔化预先分配到PCB焊盘上的膏状软钎焊料，实现表面组装元器件焊端或引脚与PCB焊盘之间机械和电气连接的一种软钎焊工艺。适合于所有种类表面组装元器件的焊接。
- 光学基准点(Fiducial Mark):印制板上用于贴装元器件和测试提供精密定位所设置的特定的几何图形。
- Chip:片式元件。本标准特指片式电阻器、片式电容器、片式电感器等两引脚的表面组装元件。
- SOT (Small Outline Transistor)小外形晶体管。指采用小外形封装结构的表面组装晶体管。
- SOP (Small Outline Package)小外形封装。指两侧具有翼形或J形引线的一种表面组装元器件的封装形式。
- PLCC (Plastic Leaded Chip Carriers)塑封有引线芯片载体。指四边具有J形引线，采用塑料封装的表面组装集成电路。外形有正方形和矩形两种形式，典型引线中心距为1.27 mm。
- QFP (Quad Flat Package)四边扁平封装器件。指四边具有翼形短引线，采用塑料封装的薄形表面组装集成电路。引线中心距有英制和公制，公制尺寸有1.00 mm, 0.8 mm, 0.65 mm, 0.5 mm, 0.4 mm, 0.3 mm。外形有正方形和矩形两种形式。
- BGA (Ball Grid Array)球栅阵列封装器件。指在元件底部以矩阵方式布置的焊锡球为引出端的面阵式封装集成电路。目前有塑封BGA (P-BGA)和陶瓷封装BGA (C-BGA)两种。焊锡球中心距有1.5 mm, 1.27 mm, 1 mm, 0.8 mm。
- SOIC(small outline integrated circuit)指外引线数不超过28条的小外形集成电路，其中具有翼形短引线者称为SOL器件，具有J形短引线者称为SOJ器件。